

Bibliographie.

Références sur le paradigme objet :

[AMS95] « *Object-Oriented High-Level Modeling of System Components for the Generation of VHDL Code.* »
Karlheinz Agsteiner, Dieter Monjau, Sören Schulze. 0-8186-7156-4/95. IEEE, 1995.

[BaB96] « *A proposed Design Objectives Document for Object-Oriented VHDL.* »
David L.Barton, Jean Michel Berge. The RASSP Digest - Vol. 3, septembre 1996.
http://rassp.aticorp.org/newsletter/html/96sep/news_18.html

[BeD97] « *Object-Oriented Extensions to CHDL : The LaMI Proposal* »
J. Benzakki, B. Djaffri. IFIP 1997. Chapman & Hall. p. 334-347.

[Col97] « *Un modèle fondé sur les assertions pour le génie logiciel et les bases de données.* »
P.Collet. Thèse de doctorat, Université de Nice-Sophia Antipolis, décembre 1997.

[Gos&co00] « *The Java Language Specification* »
B. Joy, G. Steele, J. Gosling, G. Bracha. Addison-Wesley, The Java Series, juin 2000.

[KuA94] « *Object-Oriented Techniques in Hardware Design.* »
Sanjaya Kumar, James H.Aylor, Barry W.Johnson, Wm. A. Wulf. Computer, juin 1994, p. 64-70.

[Pot98] « *Synthèse de types en présence de sous-typage : de la théorie à la pratique.* »
F.Pottier. Thèse de doctorat, Université Denis Diderot – Paris VII, octobre 1998.

[Put&co98] « *Modeling communication with Objective VHDL.* »
W.Putzke-Roming; M.Radetski and W.Nebel. Proceedings of International Verilog HDL Conference and VHDL International Users Forum Santa Clara, CA, USA, mars 1998.

[Rat97] « *UML Notation Guide, Semantics and Summary.* »
Rational Software Corporation, 1997, <http://www.rational.com>.

[Rum&co91] « *Object-Oriented Modelling and Design.* »
J. Rumbaugh, M. Blaha, W. Premerlani, F. Eddy and W. Lorensen. Prentice Hall Inc. 13-630054-5, 1991.

[ScN95] « *Inheritance Concept for Signals in Object-Oriented Extensions to VHDL.* »
G. Schumacher, W. Nebel. Proceedings of the EURO-DAC'95 with EURO-CHDL'95.

[Swa95] « *Object-Oriented VHDL Provides New Modeling and Reuse Techniques for RASSP.* »
Dr. Sowmitri Swamy, Vista RASSP Program Manager. The RASSP Digest - Vol. 2, No. 1, 1st. Qtr. 1995
http://rassp.aticorp.org/newsletter/html/95q1/news_6.html

Références sur les langages de descriptions des architectures (ADL) :

[All97] « *A formal approach to Software Architecture* »,
R. Allen, thèse de doctorat, Carnegie Mellon University, CMU-CS-97-144, mai 1997.

[Gar95] « *An introduction to the Aesop System* »,
D. Garlan, <http://www.cs.cmu.edu/afs/cs/project/able/www/aesop/html/aesop-overview.ps>, juillet 1995.

[GMW97] « *ACME : An Architecture Interchange Description Language* »,
D. Garlan, R.T. Monroe, D. Wile, http://www.cs.cmu.edu/afs/cs/project/able/www/paper_abstracts/acme-esec97.html,
novembre 1997.

[GOW98] « *Towards an ADL toolkit* »,
D. Garlan, J. Ockerbloom, D. Wile, <http://www.cs.cmu.edu/~spok/adl/index.html>, décembre 1998.

[Luc95] « *The Stanford Rapide Project* »,
D.C. Luckham, <http://pavg.stanford.edu/rapide/>, 1995.

[LVM95] « *Three Concepts of System Architecture* »,
D.C. Luckham, J. Vera, S. Meldal. Rapport technique, Stanford University, CSL-TR-95-674, juillet 1995.

[Med95] « *The C2 Software Architecture Description Language (SADL)* »,
N. Medvidovic, <http://www.ics.uci.edu/pub/arch/ADL/SADL.html>, 1995.

[MeT00] « *A classification and comparison Framework for Software Architecture Description Languages.* »,
N. Medvidovic, R.N. Taylor, IEEE Transactions on Software Engineering, Vol.26, No. 1, janvier 2000.

[Ves96] « *MetaH Programmer's Manual, Version 1.09* »,
S. Vestal, rapport technique, Honeywell Technology Center, avril 1996.

Références sur la description des jeux d'instructions :

[Bar81] « *Instruction-Set Processor Specifications* »,
M.R. Barbacci, Journal on Computers Architectures, 30(1), pp.24-40, janvier1981.

[FPF95] « *Describing Instruction Set Processors Using nML* »,
A.Fauth, J. Van Praet, M. Freericks, Proc. European Design and Test Conf., Paris, mars 1995.

[Hal&co99] « *Expression : Language for Architecture Exploration through compiler simulator retargetability* »,
A. Halambi, P. Grun, V. Ganesh, A. Khare, N. Dutt, A. Nicolau, Design, Automation and Test in Europe Conference and Exhibition, Munich, Mars, 1999, pp. 485-490.

[HHD97] « *ISDL : An Instruction-Set Description Language for retargetability*»,
G. Hadjiyiannis, S. Hanono, S. Devadas, Proc. Design Automation Conference, pp. 299-302, juin 1997.

[Käs00] « *TDL : A Hardware and Assembly Description Language* »,
D. Kästner, <http://www.cs.uni-sb.de/RW/users/kaestner/>, Technical Report, Saarland University, février 2000.

[Mar84] « *The MIMOLA Design System : Tools for the Design of Digital Processors*»,
P. Marwedel, Proc. Design Automation Conference, pp.587-593, 1984.

[PHZ99] « *LISA – Machine Description Language for Cycle-Accurate Models of Programmable DSP Architectures* »,
S. Pees, A. Hoffmann, V. Zivojnovic, H. Meyr, Proc. Design Automation Conference, USA, 1999, pp.933-938.

Références sur les langages synchrones :

[And96] « *Representation and Analysis of Reactive Behaviors: A Synchronous Approach.* »
C. André, CESA'96, IEEE-SMC, Lille(F), juillet 1996.

[And&Co96] « *Objets et Programmation Synchrones.* »
C. André, F. Boulanger, M-A. Péraldi, J-P. Rigault, G. Vidal-Nacquet. AFCET Modélisation des systèmes réactifs, mars 96, pp. 55-62.

[AnF99] « *Jester : a Reactive Java extension proposal by Esterel Hosting.* »
M.Antoniotti, A.Ferrari. <http://www.parades.rm.cnr.it/projects/jester/jester.html>.

[ART99] « *Combining Special Purpose and General Purpose Languages in Real-Time Programming.* »
C. André, A. Ressouche, J-M. Tanzi. Laboratoire I3S UNSA/CNRS. CMA, Ecole des Mines.

[BeB91] « *The Synchronous approach to Reactive and Real-Time systems.* »
A. Benveniste, G. Berry, Proceedings of the IEEE, vol. 79, n°9, septembre 1991.

[BeG90] « *Hybrid Dynamical Systems Theory and the Signal Language.* »
A. Benveniste, P. le Guernic. IEEE Transactions on Automatic Control, vol. 35, n°5, mai 1990.

[Ber00] « *The esterel primer.* »
G.Berry. <ftp://ftp.esterel.org/esterel/pub/papers/primer.pdf>

[Ber99] « *The constructive Semantics of Pure Esterel.* »
G. Berry. <http://www.esterel.org> 1999.

[BeS98] « *An Implementation of Constructive Synchronous Programs in POLIS.* »
G.Berry, E.M. Sentovich. <http://www.inria.fr/meije/esterel>.

- [BoS98] « *The SugarCubes Tool Box - A reactive java framework.* »
F. Boussinot, J-F. Susini. *Software Practice & Experience*, 28(4), 1531-1550, décembre 1998.
- [Bou91] « *Reactive C : An Extension of C to Program Reactive Systems.* »
F. Boussinot. *Software Practice and Experience*, 21(4) :401-428, 1991.
- [Bou93] « *Intégration de Modules Synchrones dans la Programmation par Objets.* »
F. Boulanger. Thèse de doctorat, Supélec/Université Paris-sud, Centre d'Orsay, décembre 1993.
- [Bou98] « *Machines d'exécution pour langages synchrones.* »
H.Boufaïed. Thèse de doctorat, Université de Nice-Sophia Antipolis, novembre 1998.
- [BoV96] « *Synchronous Reactive Programming in Ptolemy.* »
F. Boulanger, G. Vidal-Naquet. *Conf. Integrated Design and Process Technology*, Texas, décembre 1996.
- [Cas&co87] « *LUSTRE : A declarative language for programming synchronous systems.* »
P. Caspi, D. Pilaud, N. Halbwachs, J.Plaice. 1987.
- [Gaf91] « *Conception d'un exécutif temps-réel pour esterel.* »
D. Gaffé. Rapport de stage de DEA, Université de Nice-Sophia Antipolis, septembre 1991.
- [Hal93] « *Synchronous programming of reactive systems.* »
N. Halbwachs. Kluwer Academic Pub., 1993.
- [HaP85] « *On the Development of Reactive Systems.* »
D. Harel, A. Pnuelli. Weizmann Institute of Sciences, Rehovot, Israël, 1985.
- [LaS98] « *ECL : a reactive extension of C* »,
L.Lavagno, E.Sentovich. *Forum on Design Languages*, Switzerland, septembre 1998.
- Références sur la conception de systèmes embarqués et hétérogènes :
- [Bal&co97] « *Hardware-Software Co-Design of Embedded Systems. The POLIS approach.* »
F. Balarin, M. Chiodo, P. Giusto, H. Hsieh, A. Jurecska, L. Lavagno, C. Passerone, A. Sangiovanni-Vincentelli, E. Sentovich, K. Suzuki, and B. Tabbara. Kluwer Academic Press, June 1997.
- [Ber96] « *A Framework for Hardware-Software Co-Design of Embedded Systems : POLIS.* »
<http://www-cad.eecs.berkeley.edu/Respep/Research/hsc/abstract.html>.
- [Bun98] « *Mixing Java and C in embedded systems.* »
M.Bunnel. *RTS'98*, p.284-291, Jan 1998.
- [Car97] « *Hardware and Software Architecture Co-Simulation.* »
CARDtools Systems Corporation, 1997, <http://www.cardtools.com>.
- [Cle99] « *Fast Prototyping: a system design flow applied to a complex System-On-Chip multiprocessor design.* »
B.Clement&co., STMicroelectronics, 36th DAC, New Orleans, LA, juin 1999.
- [MeT00] « *A Classification and Comparison Framework for Software Architecture Description Languages.* »
N. Medvidovic, R. N. Taylor. *IEEE Transactions on Software Engineering*, Vol.26, No. 1, janvier 2000.
- [MTO96] « *The Rapid prototyping of Application Specific Signal Processors (RASSP) Program.* »
<http://rassp.scra.org/>
- [WKR95] « *C++ base classes for specification, simulation and partitioning of a hardware/software system.* »
C.Weiler, U.Kebschull, W.Rosensteil, *Proceedings of ASP-DAC95/CHDL95/VLSI95*, Japan, Sept. 1995.
- Références sur la validation de propriétés :
- [Aud&co90] « *Logique temporelle : Sémantique et validation de programmes parallèles.* »
E. Audureau, P.Enjalbert, L.Fariñas del Cerro. Edition Masson. Février 1990.
- [Sta94] « *A formal approach to hardware design.* »
J. Staunstrup. Kluwer Academic Publishers, 1994.
- [Vui99] « *Vérification de logiciels : Techniques et outils du model-checking.* »

Modélisation et évaluation de performances d'architectures matérielles numériques.

Coll. Vuibert, Ouvrage collectif – Coordination Philippe Schnoebelen. Mars 1999.

[CES86] « *Automatic verification of finite-state concurrent systems using temporal logic specifications.* »
E. M. Clarke, E. A. Emerson and A. P. Sistla. In ACM Transactions on Programming Languages and Systems, Vol. 8 n°2, pp. 244–263, 1986.

[McM93] « *Symbolic Model-Checking.* »
K. L. McMillan. Kluwer Academic Publishers, 1993.

Références sur les architectures des machines :

[ARM95] « *ARM7TDMI Datasheet* »,
Advanced RISC Machine Ltd., DDI 0029E, <http://www.arm.com>, août 1995.

[TIREP95] « *VHDL to Hardware: A TIREP Success Story.* »
Ed Woods, Darin York, Gary Hout, John Miles, L.J.Ceder, Charles Rogers, David Broadhead, Louie Kitcoff, Lindsay Skidmore, Proceedings of the 2nde annual RASSP Conference, Août 1995, <http://rassp.atcorp.org/vhdl/references>.

[Leu97] « *Retargetable Code Generation for Digital Signal Processors.* »
Rainer Leupers. Kluwer Academic Publishers, Avril 1997.

[VLSI96] « *VVF3000 DSP Core user's manual r2.0.* »
Documentation interne VLSI Technology Inc.

Références sur les graphes de décision binaire :

[DBR96] « *K*BMDs : A new Data Structure for Verification*»
R. Drechsler, B. Becker, S. Ruppertz. IEEE European Design & Test Conference (ED&TC'96), pp. 2-8, Paris, 1996.

[HoD99] « *Formal Verification of Word-Level Specifications*»
S. Höreth, R.Drechsler. IEEE Design, Automation and Test in Conference (DATE'99), Munich, 1999.

Références personnelles :

[DMB2000] « *Enhancements to object-oriented electronic circuit design modeling and simulation environment.* »
J-F. Duboc, F.Mallet, F. Boéri. Brevet international déposé par Philips Semiconductors, n° 09/577,509.

[MaB99] « *Esterel and Java in an Object-oriented framework for Heterogeneous Software and Hardware system Modelling and Simulation. The SEP approach.* »
F.Mallet et F.Boéri Proceedings of the 25th Euromicro conference, Sept. 1999, vol. I, 214-222.

[MaB00] « *Modélisation orientée-objet d'architectures numériques matérielles/logicielles hétérogènes. L'approche SEP.* »
F.Mallet et F.Boéri. Rapport de recherche du laboratoire I3S. RR99-06.

[MBD98a] « *Hardware Modelling and Simulation using an Object-oriented Method.* »
F. Mallet, F. Boéri, J-F. Duboc. Proceedings of the European Simulation Multiconference (SCS), Juin 1998, p. 166-168.

[MBD98b] « *Hardware Architecture Modelling using an Object-oriented Method.* »
F. Mallet, F. Boéri, J-F. Duboc. Proceedings of the 24th Euromicro conference, Sept. 1998, vol I, p.147-153.

[MBD00] « *SEP: simulation framework to evaluate rapid-prototyped hardware architectures.* »
F. Mallet, F. Boéri, J-F. Duboc. Proceedings of the European Simulation Multiconference (SCS), Mai 2000, p. 355-359.

[MaI97] « *Modélisation et évaluation de performances d'architectures matérielles.* »
F.Mallet. Rapport de stage du DEA Réseaux et Systèmes Distribués de l'Université de Nice-Sophia Antipolis, Juin 1997.

[RaM00] « *Behavioral specification of Java component using SyncCharts.* »
P.Rapicault, F.Mallet. European Conference of OO Programming, workshop on Pervasive component systems, Juin 2000.