

TABLE DES MATIERES

INTRODUCTION.....	I
1- LE PROBLÈME.	I
2- LES APPROCHES EXISTANTES : FAIBLESSES ET AMÉLIORATIONS.	II
3- LA SOLUTION PROPOSÉE.....	III
4- LE FONCTIONNEMENT DE SEP.	IV
PREMIÈRE PARTIE – SIMULATION ET EVALUATION DE PERFORMANCES.....	8
CHAPITRE I- COMPARAISON AVEC LES LANGAGES DE DESCRIPTION D'ARCHITECTURES..	9
1- LA DESCRIPTION DES COMPOSANTS.	9
2- LA DESCRIPTION DES CONNECTEURS.....	10
3- LA DESCRIPTION DE LA CONFIGURATION DE L'ARCHITECTURE.	11
4- LES OUTILS DE SUPPORT.....	12
CHAPITRE II- UN MODÈLE GÉNÉRIQUE DES ARCHITECTURES MATÉRIELLES NUMÉRIQUES.	14
1- LE MODÈLE GÉNÉRIQUE.	15
2- LE COMPORTEMENT DES COMPOSANTS ÉLÉMENTAIRES.	18
2-1. Les composants combinatoires.....	18
2-2. Les composants séquentiels.....	18
2-3. Les services avec retard.	20
3- LE COMPORTEMENT DES MODULES.	20
4- HÉRITAGE DE COMPORTEMENT.....	23
CHAPITRE III- UN MÉTA-MODÈLE DES COMPOSANTS SEP.	25
1- LE MODÈLE DES MÉTA-COMPOSANTS.....	25
2- LA MODÉLISATION DES SERVICES.	27
3- EXEMPLE : LE SERVICEPROVIDER MEMORY.	28
CHAPITRE IV- LA PRISE EN COMPTE DES PROCESSEURS ET DE LEUR JEU D'INSTRUCTIONS.	31
1- LE DÉCODEUR GÉNÉRIQUE D'INSTRUCTIONS.....	33
2- LE LANGAGE SEP-ISDL.	34
2-1. Présentation du langage.	34
2-2. La déclaration de macro-identificateurs.....	35
2-3. Les schémas d'instructions.....	36
2-4. Les actions.....	37
3- COMPLÉMENTS.	38
3-1. La description du pipeline et du parallélisme dans les instructions.....	38
3-2. La prise en compte des interruptions.	39
4- EXEMPLES D'UTILISATION.	39
4-1. Premier exemple.....	39
4-2. Deuxième exemple.....	40
CHAPITRE V- LA SIMULATION.	42
1- LE MOTEUR DE SIMULATION.	43
2- L'ORDONNANCEMENT DE L'EXÉCUTION DES SERVICES.....	45
2-1. La notion d'instant.	45
2-2. Le cas des services séquentiels.....	46
2-3. Le cas des services combinatoires.....	46
2-4. L'action sleep du décodeur d'instructions.	48
3- L'ALGORITHME D'ORDONNANCEMENT.....	48
DEUXIÈME PARTIE – VALIDATION DE PROPRIÉTÉS.	51
CHAPITRE VI- LA VALIDATION DE LA COMPOSITION.....	52

Modélisation et évaluation de performances d'architectures matérielles numériques.

1- GÉNÉRALITÉS.	52
2- LE MÉCANISME DE VALIDATION DES CONNEXIONS.....	54
3- INVOQUER LES OPÉRATEURS ADAPTÉS.	55
3-1. <i>La liaison dynamique en Java.</i>	56
3-2. <i>La solution proposée.</i>	59
3-3. <i>Mise en œuvre</i>	61
CHAPITRE VII- LA VALIDATION DU CONTRÔLE ASSOCIÉ AUX SERVICES.....	63
1- L'EXEMPLE D'UNE UNITÉ DE CALCUL.	63
1-1. <i>Le module de multiplication : MU.</i>	63
1-2. <i>Le module arithmétique et logique : ALB.</i>	64
1-3. <i>L'unité de calcul : CU.</i>	65
2- UNE VALIDATION PARTIELLE DES SERVICES DE MODULES.	65
2-1. <i>Le module de multiplication.</i>	65
2-2. <i>Le module arithmétique et logique.</i>	66
2-3. <i>L'unité de calcul.</i>	66
3- GÉNÉRALISATION À UNE DESCRIPTION SEP-ISDL.....	67
CHAPITRE VIII- LA VALIDATION FONCTIONNELLE DES SERVICES.	71
1- LES WLDD.....	71
1-1. <i>Définitions.</i>	71
1-2. <i>Introduction aux BDD.</i>	72
1-3. <i>Les extensions existantes.</i>	73
2- APPLICATION AUX SERVICES DE L'UNITÉ DE CALCUL.....	75
2-1. <i>Le principe.</i>	75
2-2. <i>Les opérations élémentaires.</i>	76
2-3. <i>Un exemple.</i>	78
CHAPITRE IX- L'INTÉGRATION D'UNE MACHINE D'EXÉCUTION ESTEREL.....	80
1- SYSTÈMES RÉACTIFS SYNCHRONES ET MACHINES D'EXÉCUTION.....	81
2- LA SÉMANTIQUE CONSTRUCTIVE PAR CIRCUITS D'ESTEREL ET LE COMPOSANT STRL.	82
3- GESTION DES TÂCHES ASYNCHRONES.	84
TROISIÈME PARTIE – MISE EN ŒUVRE ET ÉTUDE DE CAS.....	87
CHAPITRE X- LE PROCESSEUR MAÎTRISE.....	88
1- PRÉSENTATION DE L'ARCHITECTURE.	88
2- LE CALCUL DES TERMES DE LA SUITE DE FIBONACCI.	89
3- L'IMPLÉMENTATION DANS SEP.	89
3-1. <i>Le multiplexeur.</i>	89
3-2. <i>L'accumulateur.</i>	90
3-3. <i>Le registre d'instructions et le registre reg.</i>	90
3-4. <i>L'unité arithmétique et logique.</i>	90
3-5. <i>Le compteur de programme PC.</i>	91
3-6. <i>Le contrôleur.</i>	91
4- COMMENTAIRES ET AMÉLIORATIONS.....	94
CHAPITRE XI- ETUDE DE PROCESSEURS INDUSTRIELS.....	96
1- LE PROCESSEUR PINE.....	96
1-1. <i>L'architecture générale.</i>	96
1-2. <i>Le module de calcul : CU.</i>	97
1-3. <i>Le module de contrôle : PCU.</i>	100
1-4. <i>Le module de génération d'adresses : DAU.</i>	101
1-5. <i>Les applications.</i>	103
2- LE PROCESSEUR ARM7.	106
2-1. <i>Le séquenceur et la gestion des interruptions matérielles.</i>	106
2-2. <i>Le banc de registres.</i>	107
2-3. <i>L'unité d'adressage.</i>	109
3- LE PROCESSEUR OAK+.....	109
3-1. <i>L'unité de calcul.</i>	109

Modélisation et évaluation de performances d'architectures matérielles numériques.

3-2. Les boucles matérielles.	110
3-3. Les interruptions.	110
4- L'INTERFACE DE COMMUNICATION DU 3771.	110
4-1. La mémoire double port.	111
4-2. Le composant contrôle.	111
4-3. L'application.	113
CHAPITRE XII- UN SYSTÈME D'ARROSAGE AUTOMATIQUE.	114
1- MODÉLISATION DU CONTRÔLEUR SYNCHRONE.	115
2- MODÉLISATION DE L'ENVIRONNEMENT ASYNCHRONE DU CONTRÔLEUR.	116
2-1. Le composant récipient.	116
2-2. Le composant robinet.	117
2-3. Le composant mélangeur.	118
2-4. Le composant Environnement.	118
3- MODÉLISATION DES TÂCHES ASYNCHRONES.	119
CONCLUSION.	121
PERSPECTIVES.	123
BIBLIOGRAPHIE.	124